

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-252810

(43)Date of publication of application : 14.09.2000

(51)Int.Cl.

H03K 17/693

(21)Application number : 11-049718

(71)Applicant : NEC KANSAI LTD

(22)Date of filing : 26.02.1999

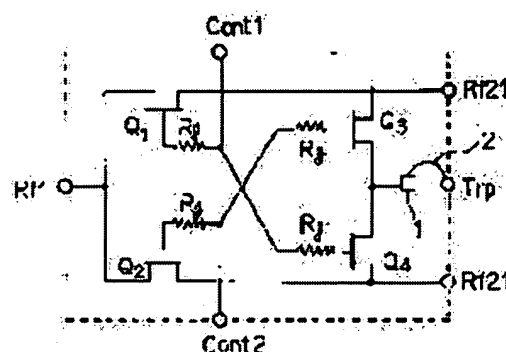
(72)Inventor : HAMASE SEIJI

(54) HIGH-FREQUENCY CHANGEOVER CIRCUIT IC

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high-frequency changeover circuit IC having good isolation.

SOLUTION: This high-frequency changeover circuit IC configured with 1st and 2nd transistors(TRs) Q1, Q2 that connect a one-side high frequency terminal Rf1 to a 1st other-side high frequency terminal Rf21 by the TR Q1 or a 2nd other-side high frequency terminal Rf22 by the TR Q1 and with a 3rd TR Q3 connecting the 1st other side high frequency terminal Rf21 to ground in terms of high frequencies, and a 4th TR Q4 connecting the 2nd other-side high frequency terminal Rf22 to the ground in terms of high frequencies, is provided with a trap terminal Trp as an external terminal. The 3rd TR Q3 and the 4-th TR Q4 are connected to a common bonding pad 1, the bonding pad 1 is wire-bonded to the trap terminal Trp. The trap terminal is connected to the ground by an externally mounted capacitor, which can be selected so as to form a trap in response with the inductance of wiring of the IC, such as a bonding wire.



LEGAL STATUS

[Date of request for examination] 09.01.2001

[Date of sending the examiner's decision of rejection] 29.07.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-252810

(P2000-252810A)

(43) 公開日 平成12年9月14日 (2000.9.14)

(51) Int.Cl.⁷

H 0 3 K 17/693

識別記号

F I

H 0 3 K 17/693

タームコード* (参考)

A 5 J 0 5 5

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平11-49718

(22) 出願日 平成11年2月26日 (1999.2.26)

(71) 出願人 000156950

関西日本電気株式会社

滋賀県大津市晴嵐2丁目9番1号

(72) 発明者 濱瀬 清二

滋賀県大津市晴嵐2丁目9番1号 関西日

本電気株式会社内

Fターム(参考) 5J055 AX06 AX44 BX03 BX04 BX11

BX17 CX03 CX26 DX13 DX23

DX61 DX83 EY01 EY21 EZ41

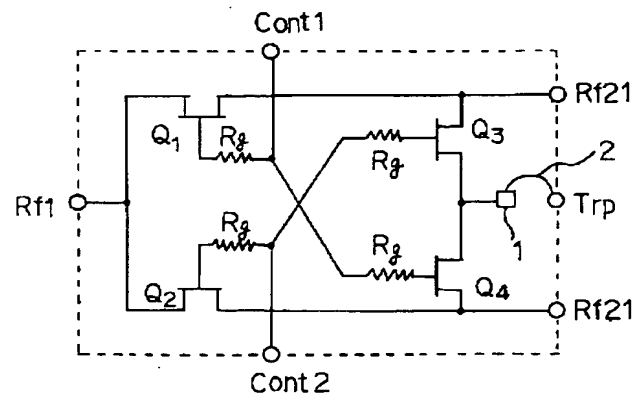
FX18 GX01

(54) 【発明の名称】 高周波切り替え回路 I C

(57) 【要約】

【課題】 アイソレーションの良い高周波切り替え回路 I Cを提供する。

【解決手段】 一方側高周波端子 Rf1 と第 1 他方側高周波端子 Rf21 又は第 2 他方側高周波端子 Rf22 との間を結ぶ第 1, 第 2 トランジスタ Q1, Q2 と、第 1 他方側高周波端子 Rf21 又は第 2 他方側高周波端子 Rf22 を高周波的に接地する第 3, 第 4 トランジスタ Q3, Q4 とを備えて構成された高周波切り替え回路 I C において、外部端子としてトラップ端子 Trp を設け、第 3 トランジスタ Q3 と第 4 トランジスタ Q4 が共通のボンディングパッド 1 に接続され、そのボンディングパッド 1 がトラップ端子 Trp にワイヤボンディング接続され、トラップ端子を外付けコンデンサで接地するようにして、外付けコンデンサをボンディングワイヤ等配線のインダクタンスと共振してトラップを形成するように選ぶことが可能になるようにする。



【特許請求の範囲】

【請求項 1】一方側高周波端子と、
 第 1、第 2 の他方側高周波端子と、
 トラップ端子と、
 第 1、第 2 の制御端子と、
 前記一方側高周波端子と前記第 1 他方側高周波端子との間を結ぶ第 1 トランジスタと、
 前記一方側高周波端子と前記第 2 他方側高周波端子との間を結ぶ第 2 トランジスタと、
 前記第 1 他方側高周波端子をトラップ端子に接続する第 3 トランジスタと、
 前記第 2 他方側高周波端子をトラップ端子に接続する第 4 トランジスタとを備え、
 前記第 3、第 4 トランジスタと前記トラップ端子間の接続が第 3 トランジスタと第 4 トランジスタが共通のボンディングパッドに接続され、そのボンディングパッドが前記トラップ端子にワイヤボンディング接続されたものであり、
 前記第 1 の制御端子に与えられた制御信号で前記第 1、第 4 トランジスタを ON-OFF 制御すると共に、前記第 2 の制御端子に与えられた制御信号で前記第 2、第 3 トランジスタを ON-OFF 制御し、これら制御端子に相補的に制御信号が与えられ、前記一方側高周波端子と前記他方側高周波端子の 1 個とを択一的に接続する高周波切り替え回路 IC。
 【請求項 2】高周波信号が入力される（または出力される）一方側高周波端子と、
 高周波信号が出力される（または入力される）第 1、第 2 の他方側高周波端子と、
 トラップ端子と、
 スイッチ切り替えのための正電圧 H 信号またはそれより低い L 信号が相補的に与えられる第 1、第 2 の制御端子と、
 前記一方側高周波端子と前記第 1 他方側高周波端子との間を結ぶ第 1 トランジスタと、
 前記一方側高周波端子と前記第 2 他方側高周波端子との間を結ぶ第 2 トランジスタと、
 前記第 1 他方側高周波端子と前記トラップ端子とを結ぶ第 3 トランジスタと、
 前記第 2 他方側高周波端子と前記トラップ端子とを結ぶ第 4 トランジスタとを備え、
 前記第 1 の制御端子は前記第 1、第 4 トランジスタのゲートに接続され、前記第 2 の制御端子は前記第 2、第 3 トランジスタのゲートに接続され、
 前記第 1、第 2、第 3、第 4 トランジスタを N チャンネル MESFET で構成し、
 前記第 3、第 4 トランジスタと前記トラップ端子間の接続が第 3 トランジスタと第 4 トランジスタが共通のボンディングパッドに接続され、そのボンディングパッドが前記トラップ端子にワイヤボンディング接続されたもので

ある高周波切り替え回路 IC。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、移動体通信におけるアンテナ回路の切り替え等に使用される IC 化された高周波切り替え回路（以下スイッチ IC）に関し、特にチップを小型化し、パッケージの小型化とコストの低減を可能とすると共にアイソレーションをよくするスイッチ IC に関する。

【0002】

【従来の技術】従来マイクロ波用のスイッチ IC の例として図 4 に示す物がある。この回路は切り替えスピードの速いスイッチ回路とすべく GaAs 等化合物半導体による N チャンネル MESFET で構成してしかも制御端子 Cont1, 2 に与える信号を正電圧とするもので図 4 はその回路図である。

【0003】このスイッチ IC は次の外部端子を備えている。高周波信号の入力端子（又は出力端子）となる一方側高周波端子 Rf1 を 1 個、高周波信号の出力端子（又は入力端子）となる他方側高周波端子 Rf21, Rf22 を 2 個、外部で接地される接地端子 Gnd を 1 個、スイッチ切り替えのための信号が与えられる制御端子 Cont1, Cont2 を 2 個合計 6 個備える。これら外部端子それぞれに対応して例えば GaAs のような化合物半導体でなるペレットには接続のためのボンディングパッドを備える。

【0004】内部の回路は一方側高周波端子 Rf1 と第 1 他方側高周波端子 Rf21 との間を第 1 トランジスタ Q1 で結び、一方側高周波端子 Rf1 と第 2 他方側高周波端子 Rf22 との間を第 2 トランジスタ Q2 で結び、第 1、第 2 他方側高周波端子 Rf21, Rf22 それぞれを第 3、第 4 のトランジスタ Q3, Q4 でコンデンサ C1, C2 を介して接地端子 Gnd に接続している。ここでコンデンサ C1, C2 は処理する高周波信号の周波数に対して無視出来る程度のインピーダンスとなるような容量値のものである。そしてコンデンサ C1 や C2 と接地端子 Gnd との接続をさらに詳しく説明するとコンデンサ C1 や C2 はペレット上のボンディングパッド 1 に接続されボンディングパッド 1 と接地端子 Gnd とはボンディングワイヤ 2 で接続されている。なお、その他の外部端子もそれぞれボンディングワイヤで接続されているが図示を略している。そして、第 1 の制御端子 Cont1 と第 1、第 4 のトランジスタ Q1, Q4 のゲートとをそれぞれゲート抵抗 Rg を介して接続すると共に第 2 の制御端子 Cont2 と第 2、第 3 のトランジスタ Q2, Q3 のゲートとをそれぞれゲート抵抗 Rg を介して接続する。

【0005】そして、これらのトランジスタ Q1, Q2, Q3, Q4 は N チャンネル MESFET で構成され、抵抗 Rg やコンデンサ C1, C2 は適宜の公知の手法で同じペレット上に作り込まれる。

【0006】このスイッチICによれば接地端子Gndを外部で接地し、制御端子Cont1、Cont2に相補的に正の高い電圧信号H（例えばVd）又は低い電圧信号L（例えば0ボルト）を与えればVdがゲートに与えられたトランジスタはONし、0ボルトが与えられたトランジスタはOFFして他方側高周波端子Rf21、Rf22の内のどちらかが選択的に一方側高周波端子Rf1に接続する。そして制御端子Cont1、Cont2の信号を反転させれば接続が切替わる。そして高周波信号はどちら側からも通すことが出来、いわゆる双方向性のスイッチとして機能する。

【0007】更に詳細に動作を説明すれば、第1制御端子Cont1に正の電圧Vdが与えられ、同時に第2制御端子Cont2に0ボルトが与えられる場合には第1トランジスタQ1はゲートに正の電圧Vdが与えられソースやドレインはフロート状態であるのでソースはゲートより接合電圧だけ低い電圧（即ち正の電圧）となり、従って第1トランジスタQ1はONしているので一方側高周波端子Rf1と第1他方側高周波端子Rf21とを接続する。そして第3トランジスタQ3はドレインには正の電圧が与えられ、ゲートには0ボルトが与えられるのでOFFして第1他方側高周波端子Rf21の高周波信号を接地端子Gndへ逃がす働きをしない。その結果一方側高周波端子Rf1と第1他方側高周波端子Rf21を接続する。そうすると、第2トランジスタQ2はソースには正の電圧が与えられ、ゲートには0ボルトが与えられるのでOFFして一方側高周波端子Rf1と第2他方側高周波端子Rf22とを接続しない。そして第4トランジスタQ4はドレインはフロートで、ゲートには正の電圧Vdが与えられるのでONして第2他方側高周波端子Rf22の高周波信号を接地端子Gndへ逃がす。その結果一方側高周波端子Rf1と第2他方側高周波端子Rf22を切り離す。逆に第1制御端子Cont1に0ボルト、同時に第2制御端子Cont2に正の電圧Vdが与えられる場合は第1トランジスタQ1、第4トランジスタQ4はOFFで、第2トランジスタQ2、第3トランジスタQ3がONとなり、一方側高周波端子Rf1と第1他方側高周波端子Rf21とを切り離し、一方側高周波端子Rf1と第2他方側高周波端子Rf22とを接続する。

【0008】尚、コンデンサC1、C2はこのスイッチICが使用されると想定される周波数範囲において無視できるインピーダンスとなるように容量値が設定される。

【0009】

【発明が解決しようとする課題】このスイッチICは第3、4トランジスタQ3、4が十分に高周波信号を接地端子Gndに抜くことができるようにコンデンサC1、2の容量をこのICが用いられると想定される周波数範囲の最も低い周波数でも充分小さいインピーダンスとなるようにある程度大きな容量値としておかねばならずこのコンデンサがペレット上で占める面積がかなりの割合とな

る。そして、このようにコンデンサC1、2を充分インピーダンスの小さい（容量の大きい）ものとしてもボンディングワイヤ2やその他の配線部分の有するインダクタンス分で必ずしも第3トランジスタQ3（又は第4トランジスタQ4）のソースと接地端子Gndとの間のインピーダンスは充分小さくならない。周波数をかえて行くと共振によるトラップ特性を示し、共振する特定の周波数では小さいインピーダンスとなり、良いアイソレーションとなるが、汎用のICとしては意味がない。そこでこの発明はペレットを小さくしてコストを下げると共に使用する回路の周波数に応じて外付け部品を選びアイソレーション特性を最適化することが出来るトラップ端子を備えたスイッチICを提供する。

【0010】

【課題を解決するための手段】上記の課題を解決するためにこの発明は一方側高周波端子と、第1、第2の他方側高周波端子と、トラップ端子と、第1、第2の制御端子と、前記一方側高周波端子と前記第1他方側高周波端子との間を結ぶ第1トランジスタと、前記一方側高周波端子と前記第2他方側高周波端子との間を結ぶ第2トランジスタと、前記第1他方側高周波端子をトラップ端子に接続する第3トランジスタと、前記第2他方側高周波端子をトラップ端子に接続する第4トランジスタとを備え、前記第3、第4トランジスタと前記トラップ端子間の接続が第3トランジスタと第4トランジスタが共通のボンディングパッドに接続され、そのボンディングパッドが前記トラップ端子にワイヤボンディング接続されたものであり、前記第1の制御端子に与えられた制御信号で前記第1、第4トランジスタをON-OFF制御すると共に、前記第2の制御端子に与えられた制御信号で前記第2、第3トランジスタをON-OFF制御し、これら制御端子に相補的に制御信号が与えられ、前記一方側高周波端子と前記他方側高周波端子の1個とを択一的に接続するスイッチICを提供する。このスイッチICによればトラップ端子を外付けコンデンサを介して高周波的に接地する場合にボンディングワイヤ等配線のインダクタンスによるインピーダンスを打ち消すような容量値を適用する周波数に応じて選択できていわゆるトラップを構成することが出来るのでアイソレーションの良いスイッチを構成できる。そして、その端子は回路にバイアスを与える端子としても利用できる。

【0011】

【発明の実施の形態】この発明の一実施例を図面を用いて説明する。図1はその回路図である。図4に示す従来スイッチICと同じ部分には同一符号を付して説明を簡略にする。このスイッチICは一方側高周波端子Rf1を1個、他方側高周波端子Rf21、Rf22を2個、スイッチ切り替えのための信号が与えられる制御端子Cont1、Cont2を2個を図4に示す従来のスイッチICと同様に外部端子として備える。異なる点は、外部で接地さ

れる接地端子 Gnd に変えて外付けコンデンサ等により使用される特定の周波数に対するトラップを構成し、アイソレーション特性を調節可能なようにトラップ端子 Trp を備えるものである。

【0012】内部の回路は一方側高周波端子 $Rf1$ と第1他方側高周波端子 $R21$ との間を第1トランジスタ $Q2$ で結び、一方側高周波端子 $Rf1$ と第2他方側高周波端子 $Rf22$ との間を第2トランジスタ $Q2$ で結び、第1、第2他方側高周波端子 $Rf21$ 、 $Rf22$ それぞれを第3、第4トランジスタ $Q3$ 、 $Q4$ でボンディングパッド1に接続している。そして、ボンディングパッド1と外部端子として設けたトラップ端子 Trp とはボンディングワイヤ2で接続している。なお、他の外部端子もそれぞれペレットに設けたボンディングパッドとワイヤボンディングにより接続されるものであるが図示を略している。そして第1の制御端子 $Cont1$ と第1、第4トランジスタ $Q1$ 、 $Q4$ のゲートとをそれぞれゲート抵抗 Rg を介して接続すると共に第2の制御端子 $Cont1$ と第2、第3トランジスタ $Q2$ 、 $Q3$ のゲートとをそれぞれゲート抵抗 Rg を介して接続する点は図4の従来回路と同様である。

【0013】そして、これらのトランジスタ $Q1$ 、 $Q2$ 、 $Q3$ 、 $Q4$ は N チャンネル $MESFET$ で構成され、抵抗 Rg は適宜の公知の手法で同じペレット上に作り込まれる。

【0014】このスイッチ IC によれば、コンデンサ $C1$ 、 2 がなくなったのでその分ペレットを小さく出来る。

【0015】次にこのスイッチ IC の使用方法について一例を図2を参照して説明する。この場合はトラップ端子 Trp をコンデンサ $C3$ で高周波的に接地したもので例えばコンデンサ $C3$ を図4の回路図におけるコンデンサ $C1$ 、 2 と同等の容量値とすれば図4の回路と同等の特性となる。但し、このスイッチ IC の特徴ある使用方法として使用する周波数に対応して $C3$ の容量値の最適値を選ぶことである。即ちワイヤ2やその他配線のインダクタンス分と共振する容量値を選べばその周波数に対するトラップとなりアイソレーション特性を良くすることが出来る。

【0016】この回路の動作は図4に示す従来の回路と同じなので説明を略す。即ちコンデンサ $C3$ で直流的には回路をフロートとしているので正電圧の制御信号で働くものである。

【0017】次に、このスイッチ IC の他の使用方法について図3を用いて説明する。この場合はトラップ端子 Trp をコンデンサ $C3$ で高周波的に接地した点は図2の回路と同じであるがさらにドレイン抵抗 Rd を介して正の直流電圧 Vd を与えている。この場合もコンデンサ $C3$ の作用は図2の回路と同じなので説明を省く。この回路によればコンデンサ $C3$ を適用する高周波信号の周波数に応じて選定すれば良いアイソレーションとすることが出来ると共に、回路に直流電圧を与えているので大

い信号をを通すことが出来る。

【0018】更に詳細にこの回路の動作を説明すれば、第1制御端子 $Cont1$ に正の電圧 Vd が与えられ、同時に第2制御端子 $Cont2$ に0ボルトが与えら場合には第1トランジスタ $Q1$ はソース・ドレインはフロートでゲートに電圧 Vd が与えられるので ON して一方側高周波端子 $Rf1$ と第1他方側高周波端子 $Rf22$ とを接続する。そして第3トランジスタ $Q3$ はドレインに Vd が与えられゲートには0ボルトが与えられているので OFF して第1トランジスタ $Q1$ を通る高周波信号をトラップ端子 Trp に逃がさない。そして第4トランジスタ $Q4$ はドレインに正の電圧が与えられているがゲートに正の電圧が与えられているので ON して第2他方側高周波端子 $Rf22$ の高周波信号をトラップ端子 Trp に逃がす。そして第2トランジスタ $Q2$ は第1トランジスタ $Q1$ のゲートに与えられた電圧 Vd が伝わり正の電位となっているがゲートには0ボルトが与えられているので OFF して一方側高周波端子 $Rf1$ と第2他方側高周波端子 $Rf22$ とを切り離している。逆に第1制御端子 $Cont1$ に0ボルト、同時に第2制御端子 $Cont2$ に正の電圧 Vd が与えられる場合は第2トランジスタ $Q1$ 、第3トランジスタ $Q3$ は ON で、第1トランジスタ $Q1$ 、第4トランジスタ $Q4$ が OFF となり、一方側高周波端子 $Rf1$ と第1他方側高周波端子 $Rf12$ とを切り離して一方側高周波端子 $Rf1$ と第2他方側高周波端子 $Rf22$ とを接続する。

【0019】以上のようにこのスイッチ IC によればトラップ端子 Trp に外付けするコンデンサ $C3$ を使用する周波数に応じて選ぶことにより良いアイソレーションとすることが出来る。更に、その端子に正の直流バイアスを与えて正の制御信号で駆動させても大きい信号を通す回路とすることが出来る。さらに、内部のコンデンサをなくしているのでその分ペレットが小さく出来 IC 自体のコストは低くなる。

【0020】

【発明の効果】以上の説明のようにこの発明のスイッチ IC によれば使用する高周波信号の周波数に応じて外付けコンデンサの容量値を選ぶことができるのでボンディングワイヤ等配線のインダクタンス分によるインピーダンスを打ち消してアイソレーション特性をよくすることが出来る。

【図面の簡単な説明】

【図1】 この発明一実施例のスイッチ IC の回路図。

【図2】 その IC の使用例を説明する外付け回路の要部を含む回路図。

【図3】 その IC の他の使用例を説明する外付け回路の要部を含む回路図。

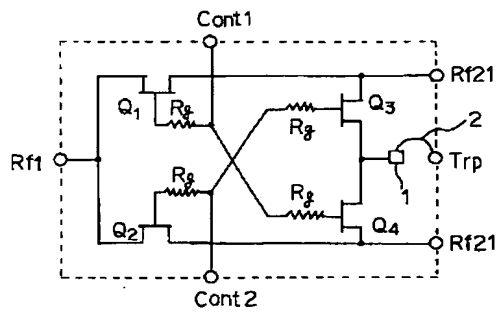
【図4】 従来のスイッチの回路図。

【符号の説明】

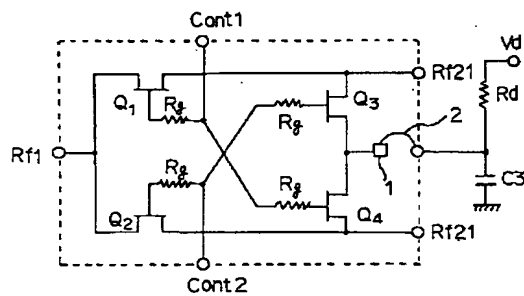
1 ボンディングパッド
Rf1 一方側高周波端子

Rf21 第1他方側高周波端子
 Rf22 第2他方側高周波端子
 Trp トラップ端子、
 Cont1 第1の制御端子
 Cont2 第2の制御端子

【図1】

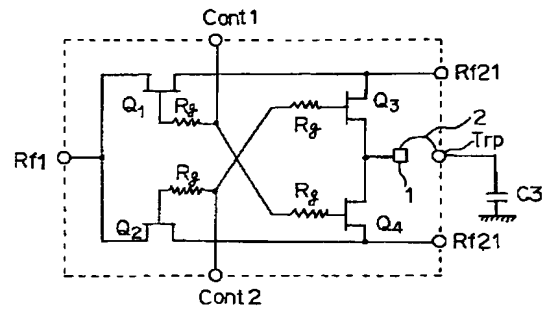


【図3】



Q1 第1トランジスタ
 Q2 第2トランジスタ
 Q3 第3トランジスタ
 Q4 第4トランジスタ

【図2】



【図4】

